

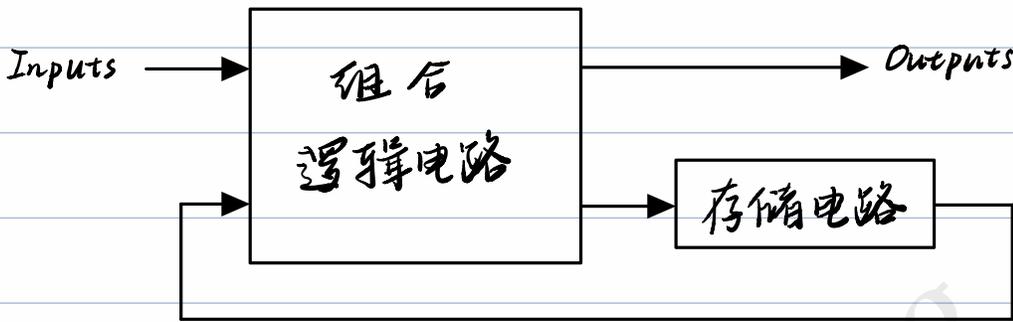
§4 锁存器和触发器

1 概述

时序逻辑电路的基本结构

存储电路：保存电路当前的状态

组合逻辑电路：逻辑运算



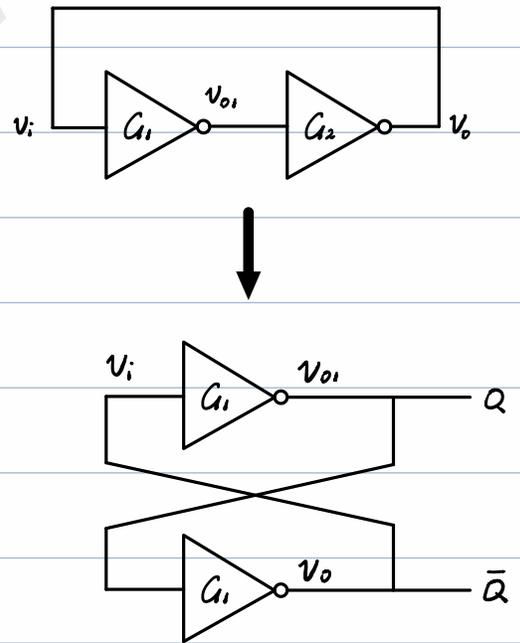
基本双稳态电路

电路一旦进入某一种逻辑状态，就能长期保持该状态不变。

Q 常态输出

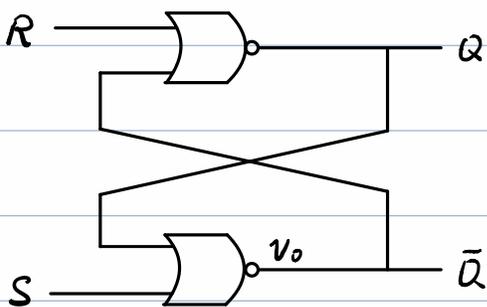
\bar{Q} 反态输出

定义 $\left\{ \begin{array}{l} 0 \text{ 状态} \\ 1 \text{ 状态} \end{array} \right. \begin{array}{l} Q=0 \quad \bar{Q}=1 \\ Q=1 \quad \bar{Q}=0 \end{array}$



2 SR锁存器

1) 用或非门组成的SR锁存器 / 基本SR锁存器

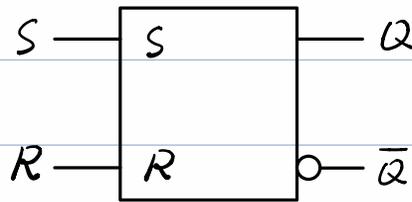


功能表

S	R	Q	\bar{Q}	功能
0	0	不变	不变	保持
0	1	0	1	复位/置0
1	0	1	0	置1
1	1	0	0	非定义状态 ↓

逻辑符号

约束条件 $S \cdot R = 0$



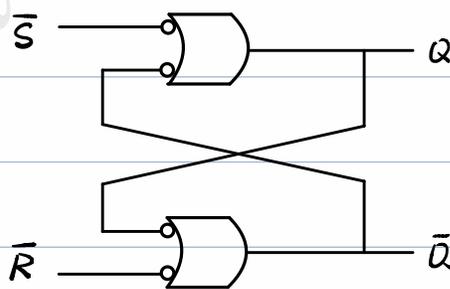
动态特性

传输延迟时间 t_{PLH} 和 t_{PHL}

脉冲宽度 t_w : 基本SR锁存器工作时, 必须保证

S和R的高电平脉冲宽度不小于某一最小值 t_w

(2) 用与非门构成的SR锁存器 / 基本SR锁存器

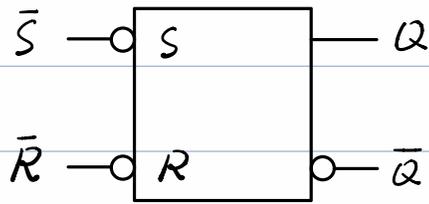


功能表

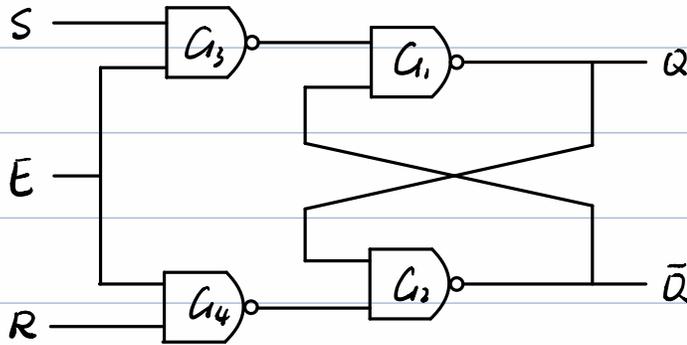
\bar{S}	\bar{R}	Q	\bar{Q}	功能
1	1	不变	不变	电路输出不变
1	0	0	1	置0 / 复位(reset)
0	1	1	0	置1 / 置位(set)
0	0	1	1	非定义状态 ↓

约束条件 $\bar{S} + \bar{R} = 1$

逻辑符号



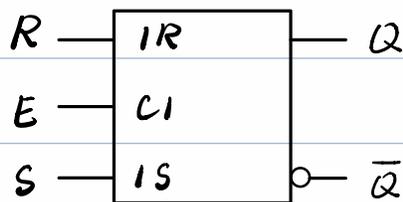
(3) 门控SR锁存器



功能表

E	S	R	Q	\bar{Q}	功能
0	X	X	不变	不变	保持
1	0	0	不变	不变	保持
1	0	1	0	1	Reset
1	1	0	1	0	Set
1	1	1	1	1	非定义状态

逻辑符号



C1 和 IR, IS 表示内部逻辑之间的关联关系

C → 控制 "1" 控制 → "1"

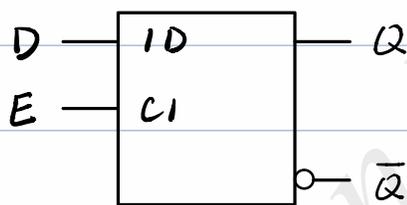
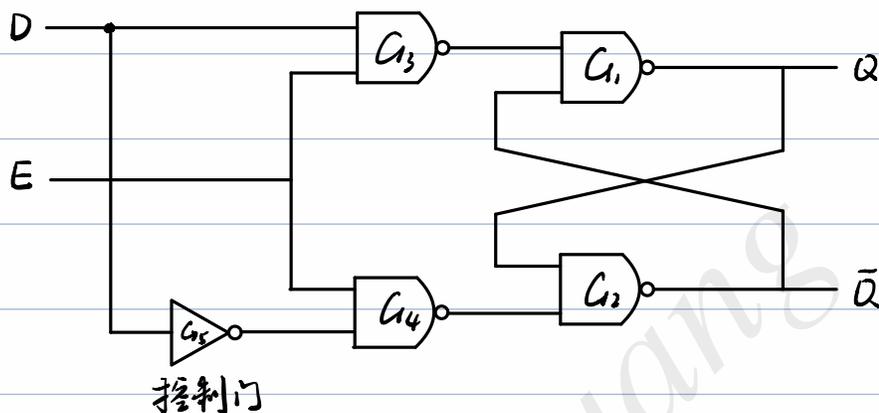
3 D锁存器

*不存在非定义状态

D锁存器 { 逻辑门控D锁存器
传输门控D锁存器

(1) D锁存器的电路结构

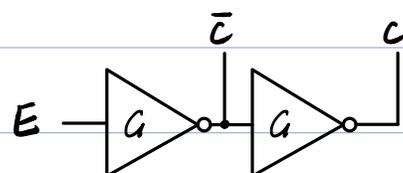
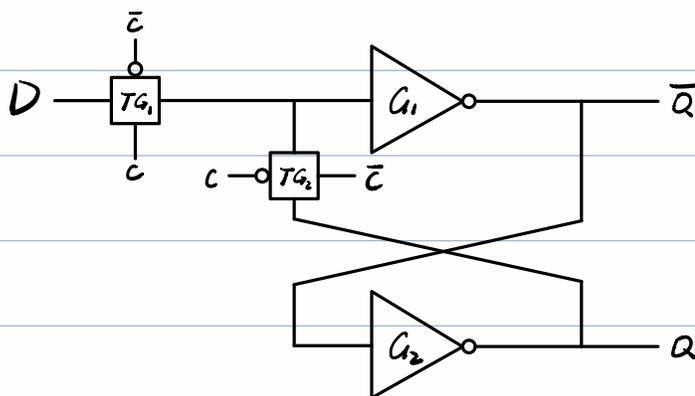
逻辑门控D锁存器



功能表

E	D	Q	\bar{Q}	功能
0	x	不变	不变	保持
1	0	0	1	Reset
1	1	1	0	Set

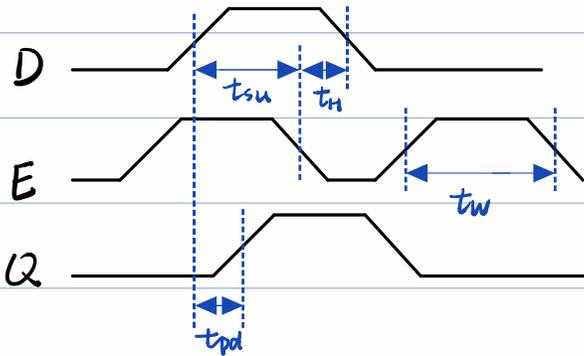
传输门控D锁存器



功能表

E	D	Q	\bar{Q}	功能
0	X	不变	不变	保持
1	0	0	1	置0
1	1	1	0	置1

(2) D锁存器的动态特性



传输延迟时间 $t_{pd} (D \rightarrow Q)$: 输出信号对输入信号的响应延迟时间。

建立时间 t_{su} : D信号对下降沿的最小提前量

保持时间 t_{th} : D信号电平在E电平下降后需要继续保持的最少时间。

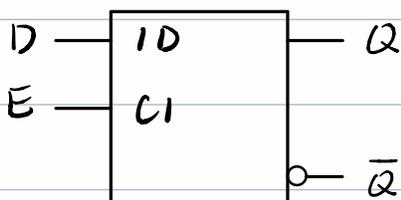
脉冲宽度 t_w : E信号的宽度不小于 t_w

4 主从D触发器

(1) 主从D触发器的结构及工作原理

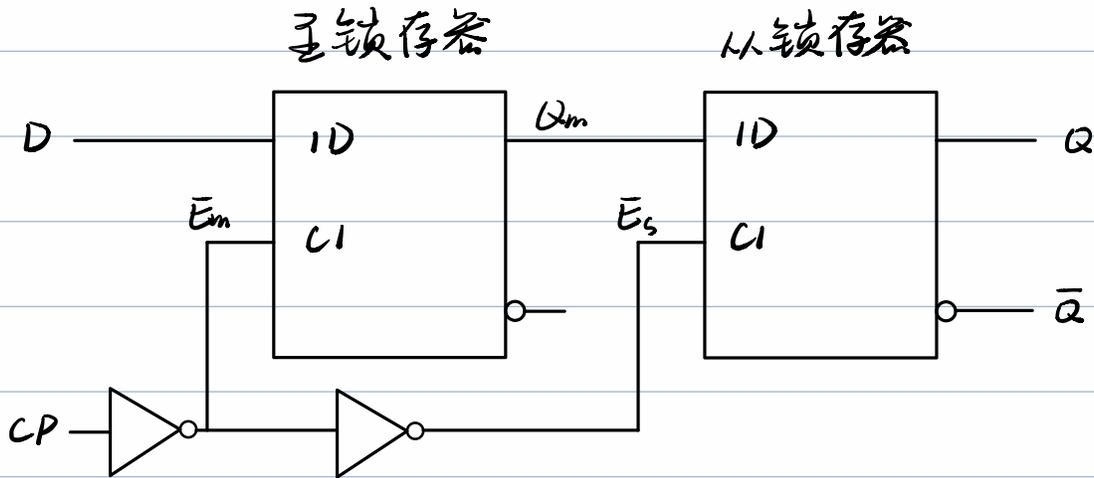
锁存器 v.s. 触发器: 触发方式不同

锁: 电平敏感
触: 边沿敏感

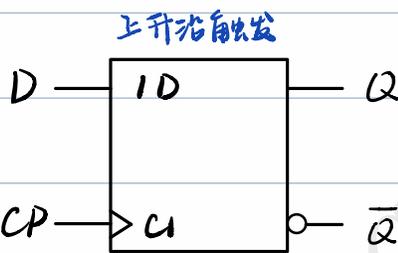


E	D	Q	\bar{Q}	功能
0	X	不变	不变	保持
1	0	0	1	Reset
1	1	1	0	Set

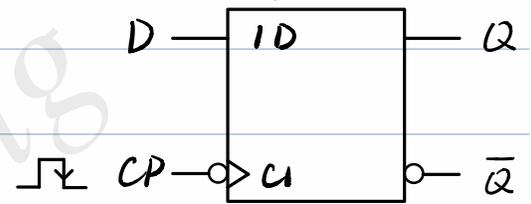
主-D 触发器



逻辑符号



下降沿触发



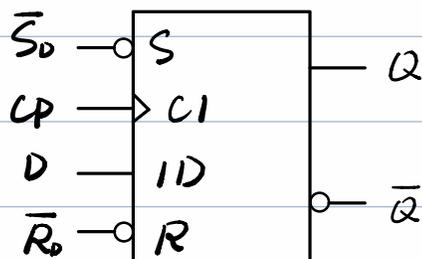
特性表

CP	D	Q^n	Q^{n+1}
x	x	x	Q^n
↑	0	x	0
↑	1	x	1
↓	0	x	0
↓	1	x	1

D 触发器特性方程 $Q^{n+1} = D$

(2) 有其他控制端的 D 触发器

逻辑符号



特性表

\bar{S}_0	\bar{R}_0	CP	D	Q^{n+1}	$\overline{Q^{n+1}}$	功能
0	1	x	x	1	0	异步置1
1	0	x	x	0	1	异步置0
0	0	x	x	1	1	输出不确定
1	1	↑	0	0	1	同步置0
1	1	↑	1	1	0	同步置1

① 异步输入端

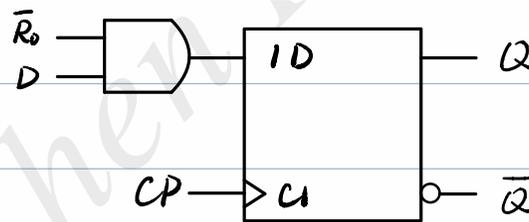
异步：与CP信号无关

{ 直接置1端 \bar{S}_0
 直接置0端 \bar{R}_0

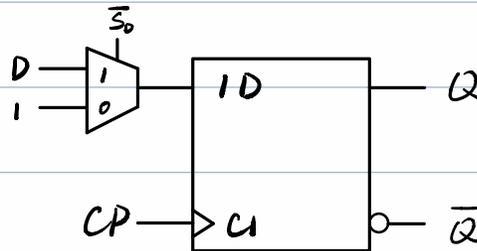
② 同步输入端

{ 同步清零端
 同步置1端

同步清零端：清零输入有效，且CP的有效跳变沿到来时，才能将触发器清零。



同步置1端：预置输入有效，且CP的有效跳变沿到来时，才能将触发器置1



③ 带有使能端的D触发器

功能 { $E_n = 0$ Q 保持不变
 $E_n = 1$ 在CP作用下, $Q = D$

6 触发器的逻辑功能

表明其状态与输入信号之间的逻辑关系

描述方法

特性表

特性方程

状态图

时序波形图

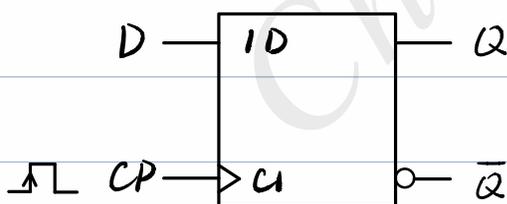
触发器按逻辑功能分类

- D 触发器
- JK 触发器
- T 触发器
- SR 触发器

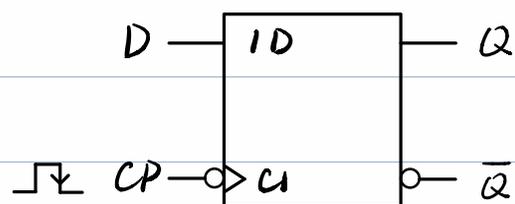
(1) D 触发器

逻辑符号

上升沿触发



下降沿触发



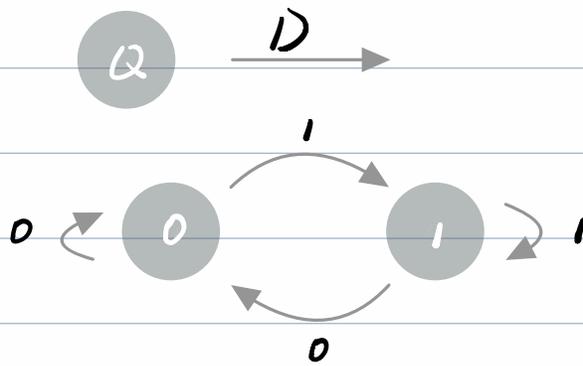
特性表

D	Q^n	Q^{n+1}
0	0	0
0	1	0
1	0	1
1	1	1

特性方程

$$Q^{n+1} = D$$

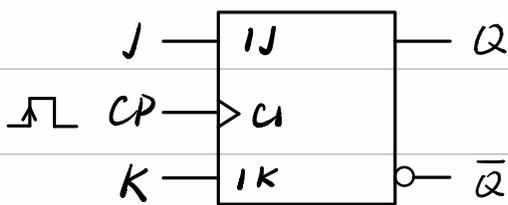
状态图



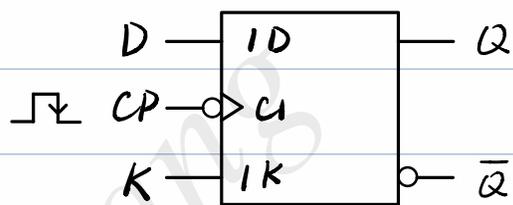
12) JK 触发器

逻辑符号

上升沿触发



下降沿触发



特性表

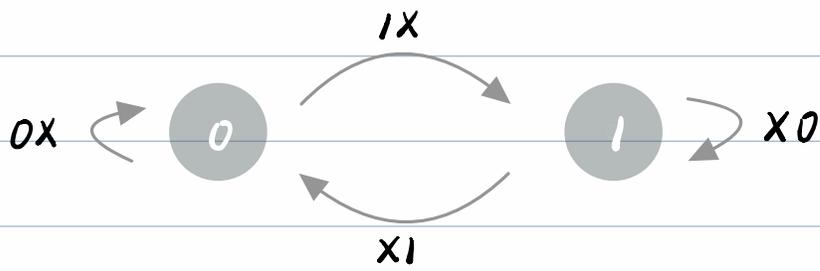
J	K	Q^n	Q^{n+1}	说明
0	0	0	0	状态不变
0	0	1	1	
0	1	0	0	置 0
0	1	1	0	
1	0	0	1	置 1
1	0	1	1	
1	1	0	1	翻转
1	1	1	0	

特性方程

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

状态图

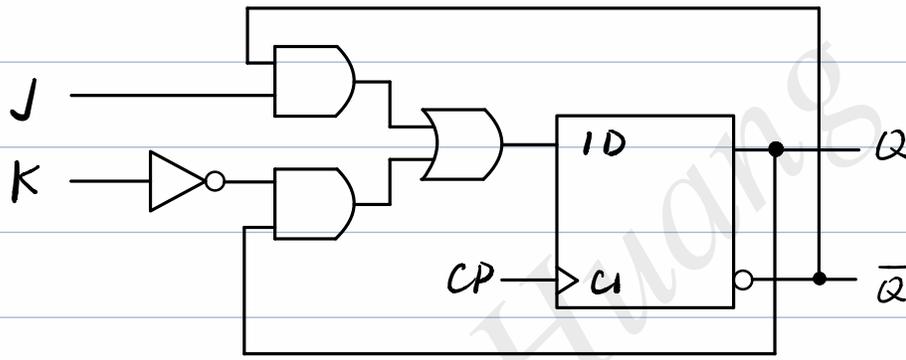




用 D 触发器构造 JK 触发器

$$\begin{cases} Q^{n+1} = D \\ Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \end{cases}$$

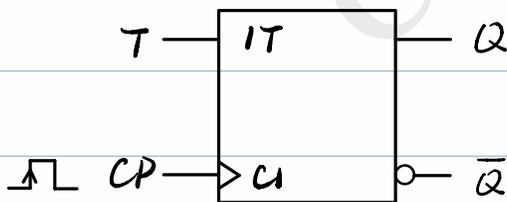
$$\Rightarrow D = J\bar{Q}^n + \bar{K}Q^n$$



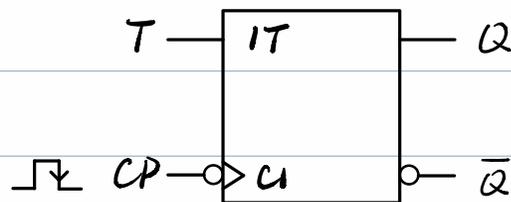
13) T 触发器

逻辑符号

上升沿触发



下降沿触发

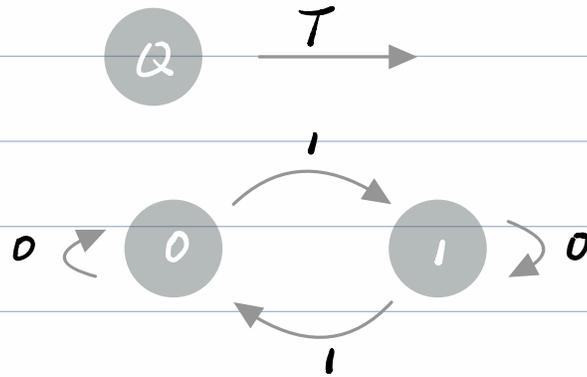


特性表

T	Q^n	Q^{n+1}
0	0	0
0	1	1
1	0	1
1	1	0

特性方程 $Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$

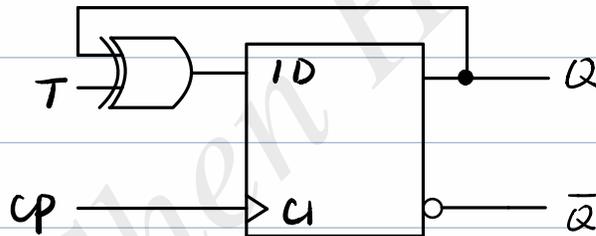
状态图



用 D 触发器构造 T 触发器

$$\begin{cases} Q^{n+1} = D \\ Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n \end{cases}$$

$$\begin{aligned} \Rightarrow D &= T\bar{Q}^n + \bar{T}Q^n \\ &= T \oplus Q^n \end{aligned}$$

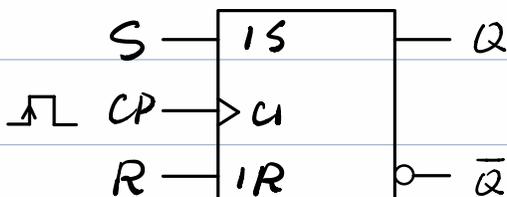


令 $T=1$, 得到 $Q^{n+1} = \bar{Q}^n \Rightarrow T'$ 触发器

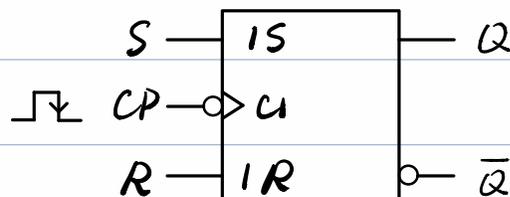
(4) SR 触发器

逻辑符号

上升沿触发



下降沿触发



特性表

S	R	Q^n	Q^{n+1}	说明
0	0	0	0	状态不变
0	0	1	1	
0	1	0	0	置0
0	1	1	0	
1	0	0	1	置1
1	0	1	1	
1	1	0	不确定	不确定
1	1	1	不确定	

特性方程

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ SR = 0 \text{ (约束条件)} \end{cases}$$